

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-312173

(43)Date of publication of application : 24.11.1998

(51)Int.Cl. G09G 3/30
H05B 33/08

(21)Application number : 09-136010

(71)Applicant : PIONEER ELECTRON CORP

(22)Date of filing : 09.05.1997

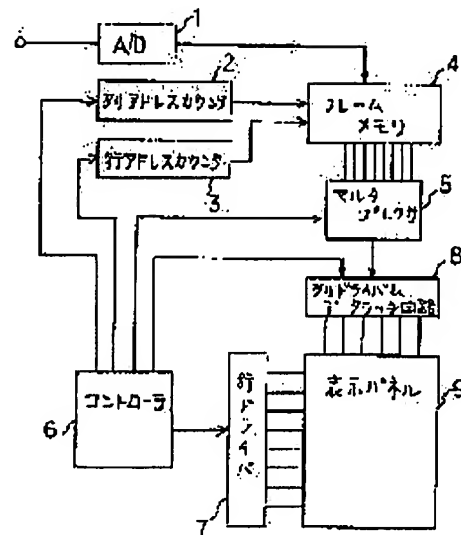
(72)Inventor : USHIKUSA YOSHISUKE

(54) PICTURE DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To easily perform expressions having luminance gradations and also correctly in accordance with a video signal with simple structure by making currents from driving electrodes so as not to be supplied to all pixels in an address period determining light emissions or non-light emissions of all pixels and also supplying currents from the driving electrodes to the pixels after the address period is completed.

SOLUTION: A controller 6 supplies column data for every subfield successively held in a data latch circuit 8 to a display panel 9 in a row unit and also makes EL elements emit lights simultaneously in the pixel column had by a corresponding row by a row driver 7. Then, an active matrix driving in which in the address period determining all light emissions or non-light emissions of plural pixels, all connections of driving electrodes and the plural pixels are cut and also the driving electrodes and the plural pixels are connected after the address period is completed is performed. Thus, instantaneous luminances of EL elements are respectively made constant in respective pixels and also displays having luminance gradations are correctly performed.



LEGAL STATUS

[Date of request for examination] 16.04.2002

[Date of sending the examiner's decision of rejection] 18.03.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-312173

(43) 公開日 平成10年(1998)11月24日

(51) Int.Cl.⁹

識別記号

F I

G 0 9 G 3/30

G 0 9 G 3/30

J

H 0 5 B 33/08

H 0 5 B 33/08

審査請求 未請求 請求項の数 8 F D (全 9 頁)

(21) 出願番号 特願平9-136010

(22) 出願日 平成9年(1997)5月9日

(71) 出願人 000005016

パイオニア株式会社

東京都目黒区目黒1丁目4番1号

(72) 発明者 牛草 義祐

埼玉県鶴ヶ島市富士見6丁目1番1号

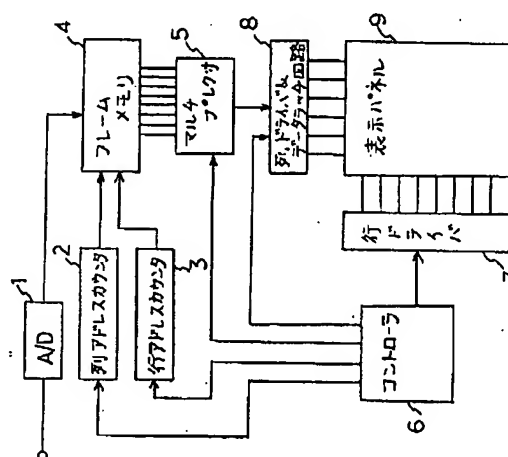
パイオニア株式会社総合研究所内

(54) 【発明の名称】 画像表示装置

(57) 【要約】

【課題】 簡単な構造で容易にしかも映像信号に応じて正確に輝度階調の表現(表示制御)を行なうことができる画像表示装置を提供することを目的とする。

【解決手段】 複数の画素がマトリクス状に配列されるEL素子を用いた画像表示装置であって、複数の画素は、各々駆動電極に接続可能とされた単一のEL素子と、EL素子に直列に接続されゲートに電荷が保持される場合にEL素子に電流を流すように構成されたトランジスタと、EL素子を発光させるか否かを決定すると共に、発光する場合はトランジスタのゲートに電荷を供給する発光決定手段とを備えて構成され、複数の画素の全ての発光又は非発光を決定するアドレス期間においては、駆動電極と複数の画素との全ての接続を断とすると共に、アドレス期間終了後に駆動電極と複数の画素とを接続するようにしたことを特徴とする。



【特許請求の範囲】

【請求項1】 複数の画素がマトリクス状に配列されるEL素子を用いた画像表示装置であって、

前記画素の各々は、駆動電極からの駆動電流が供給されるEL素子と、

前記EL素子に直列に接続され、ゲートに電荷が保持される場合に前記EL素子を通電可能とするドライブ用トランジスタと、

前記EL素子の発光するか否かを決定すると共に発光する場合は前記トランジスタのゲートに電荷を供給する発光決定手段とを備えて構成され、

全ての前記画素の発光又は非発光を決定するアドレス期間においては前記駆動電極からの電流が全ての前記画素に供給されないようにすると共に、前記アドレス期間終了後には前記駆動電極からの電流を前記画素に供給させるようにしたことを特徴とする画像表示装置。

【請求項2】 複数の画素がマトリクス状に配列されるEL素子を用いた画像表示装置であって、

前記画素の各々は、駆動電極からの駆動電流が供給されるEL素子と、

前記EL素子に直列に接続され、ゲートに電荷が保持される場合に前記EL素子を通電可能とするドライブ用トランジスタと、

前記EL素子の発光するか否かを決定すると共に発光する場合は前記トランジスタのゲートに電荷を供給する発光決定手段と、

全ての前記画素の発光又は非発光を決定するアドレス期間においては前記駆動電極からの電流が全ての前記画素に供給されないようにすると共に、前記アドレス期間終了後には前記駆動電極からの電流を前記画素に供給させるスイッチ手段とから構成されることを特徴とする画像表示装置。

【請求項3】 前記画素の全てにおいて、前記発光決定手段が前記ドライブ用のトランジスタのゲートに供給する電位は同一電位であることを特徴とする請求項1又は2に記載の画像表示装置。

【請求項4】 前記発光決定手段は、アドレス選択用のトランジスタからなるものであり、そのソースがデータ電極線に接続され、ゲートがアドレスデータ電極線に接続され、ドレインが前記ドライブ用のトランジスタに接続されることを特徴とする請求項1乃至3に記載の画像表示装置。

【請求項5】 前記ドライブ用のトランジスタのゲートには電荷保持用のコンデンサが接続されていることを特徴とする請求項1乃至4に記載の画像表示装置。

【請求項6】 前記スイッチ手段は、駆動電極と前記ドライブ用のトランジスタの間に設けられるものであることを特徴とする請求項1乃至5に記載の画像表示装置。

【請求項7】 前記画像表示装置は、サブフィールド2ⁿ 階調法による輝度階調を表現することを特徴とする請

求項1乃至6に記載の画像表示装置。

【請求項8】 前記EL素子は、有機化合物からなる発光層を有することを特徴とする請求項1乃至7に記載の画像表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、有機エレクトロルミネッセンス素子（以下、有機EL素子と称する）等のエレクトロルミネッセンス素子（EL素子）を用いた表示装置に関する。

【0002】

【従来の技術】従来、ガラス板、あるいは透明な有機フィルム上に形成した蛍光体に電流を流して発光させる有機EL素子が知られている。図5に、かかる有機EL素子の概略構成を示す。図5において、ガラス基板301の上面には透明電極302が形成されており、この透明電極302の上面には発光層303が形成されている。さらに、かかる発光層303の上面には金属電極304が形成されている。

【0003】図6は、有機EL素子を等価的に表した電気回路図である。一般に有機EL素子は図6に示されるが如く、回路抵抗成分Rと、容量成分Cと、発光成分Dとにより等価的に表される、容量性の発光素子であると考えられている。

【0004】従って、有機EL素子は、図5に示すスイッチ305によって発光駆動電圧306が、透明電極302と金属電極304間に印加されると、先ず、素子の電気容量に相当する電荷が電極に変位電流として流れ込み蓄積される。続いて一定の電圧（障壁電圧）を越えると、電極から有機層に電流が流れ始め、この電流に比例して発光が始まる。

【0005】さらに、複数の有機EL素子を用いた表示装置の例を図7を参照しつつ説明する。このような表示装置は図7に示すように、陰極線走査回路51と陽極線ドライブ回路52と表示パネル55とから構成される。陰極線走査回路51と表示パネル55とは接続部を構成する接続端子b1～bnを介して接続され、陽極線ドライブ回路52と表示パネル55とは同じく接続部を構成する接続端子a1～amを介して接続されている。

【0006】図7の駆動方法は、単純マトリクス駆動方式と呼ばれるもので、陽極線A1～Amと陰極線B1～Bnをマトリクス（格子）状に配置し、このマトリクス状に配置した陽極線と陰極線の各交点位置に有機EL素子E1,1～Em,nを接続し、この陽極線または陰極線のいずれか一方を一定の時間間隔で順次選択して走査すると共に、この走査に同期して他方の線を駆動源たる電流源521～52mでドライブしてやることにより、任意の交点位置の有機EL素子を発光させるようにしたものである。

【0007】有機EL素子のドライブ法には、陰極線走

査・陽極線ドライブ、陽極線走査・陰極線ドライブの2つの方法があるが、図7は、陰極線走査・陽極線ドライブの場合を示しており、陰極線B1～Bnに陰極線走査回路51を接続すると共に、陽極線A1～Amに電流源521～52mからなる陽極線ドライブ回路52を接続したものである。陰極線走査回路51は、スイッチ531～53nを一定時間間隔で順次アース端子側へ切り換えながら走査していくことにより、陰極線B1～Bnに対してアース電位(0V)を順次与えていく。

【0008】また、陽極線ドライブ回路52は、前記陰極線走査回路51のスイッチ走査に同期してスイッチ541～54mをオン・オフ制御することにより陽極線A1～Amに電流源521～52mを接続し、所望の交点位置の有機EL素子に駆動電流を供給する。

【0009】例えば、有機EL素子E2.1～E3.1を発光させる場合を例に採ると、図7に示すように、陰極線走査回路51のスイッチ531がアース側に切り換えられ、第1の陰極線B1にアース電位が与えられている時に、陽極線ドライブ回路52のスイッチ542と543を電流源側に切り換え、陽極線A2とA3に電流源522と523を接続してやれば良い。このような走査とドライブを高速で繰り返すことにより、任意の位置の有機EL素子を発光させると共に、各有機EL素子があたかも同時に発光しているように制御するものである。

【0010】走査中の陰極線B1以外の他の陰極線B2～Bnには電源電圧と同電位の逆バイアス電圧Vccを印加してやることにより、誤発光を防止している。なお、図7では、駆動源として電流源521～52mを用いたが、電圧源を用いても同様に実現することができる。

【0011】図8は、上述した構成の有機EL素子を用いた有機EL表示装置の構成を示すブロック図である。同図において、101はA/D変換回路、103はフレームメモリ、104はコントローラ、105は走査回路、106は書き込み回路、107は電源回路、109は表示パネルを示す。

【0012】A/D変換回路101は、アナログ映像信号入力を受けてデジタル映像信号データに変換する。変換されたデジタル映像信号はA/D変換回路101からフレームメモリ103へ供給され、コントローラ104の制御により書き込み蓄積される。コントローラ104は、入力映像信号の水平及び垂直同期信号に同期してフレームメモリ103他電源回路107までの各回路を制御する。

【0013】フレームメモリ103に蓄積されたデジタル映像信号データは、コントローラ104によって読み出され、書き込み回路106に送られる。また、表示パネルの各行及び列に接続された書き込み回路106及び走査回路105をコントローラ104で順次制御することにより、フレームメモリに蓄積されていた画像に対応

した表示パネル109の有機EL素子の発光を制御して所望の画像表示が得られる。電源回路107は、表示パネル109の全有機EL素子への電源を供給する。

【0014】有機EL表示装置はこのように構成されるが、この有機EL表示装置を用いて上述したような単純マトリクス駆動等の線順次駆動を行なうと、配線抵抗の増加や瞬時輝度の確保のために消費電力が増加するという問題がある。このため、有機EL表示装置では、各画素に対応する有機EL素子をアクティブマトリクス駆動により発光制御することが望ましい。

【0015】一方、有機EL素子は、発光を持続するメモリ性を有しないため、有機EL表示装置では、FET等のTFT(薄膜トランジスタ)を用いてメモリ性をもたせるように回路構成して各画素の駆動時における発光を維持している。

【0016】図9は、上記アクティブマトリクス駆動による発光制御を行うための表示パネルの単位画素に対応する回路構成の一例を示した図である。同図において、FET(Field Effect Transistor)201(アドレス選択用トランジスタ)のゲートGは、走査回路105からの行を走査する走査信号が供給されるアドレス走査電極線を形成し、一方FET201のソースSは、書き込み回路106からのフレームメモリ103のデータに対応した信号が供給されるデータ電極線を形成している。

【0017】FET201のドレインDはFET202(ドライブ用トランジスタ)のゲートGに接続され、キャパシタ(コンデンサ)203を通じて接地されている。FET202のソースSは接地され、ドレインDは有機EL素子205の陰極に接続され、有機EL素子205の陽極を通じて電源に接続されている。なお、各画素の有機EL素子205が有する陽極は共通電極を形成し、この共通電極が上述した電源に接続されている。

【0018】次に、このような回路が行及び列に複数配列して構成された表示パネルの単位画素の発光制御動作について述べる。まず、図9においてFET201のゲートGにオン電圧が供給されると、FET201はソースSに供給されるデータの電圧に対応した電流をソースSからドレインDへ流す。

【0019】FET201のゲートGがオフ電圧であるとFET201はいわゆるカットオフとなり、FET201のドレインDはオープン状態となる。従って、FET201のゲートGがオン電圧の期間に、ソースSの電圧に基づいた電流でキャパシタ203が充電され、その電圧がFET202のゲートGに供給されてFET202はそのゲート電圧と電源から有機EL素子205を通じて供給されるドレインDにかかる電圧に基づいた電流が有機EL素子205を通じてドレインDからソースSへ流れ、有機EL素子205を発光せしめる。

【0020】FET201のゲートGがオフ電圧になると、FET201はオープン状態となり、FET202

はキャパシタ203に蓄積された電荷によりゲートGの電圧が保持され、次の走査まで電流を維持し、有機EL素子205の発光も維持される。

【0021】なお、FET202のゲートGとソースS間にはゲート入力容量が存在するので、キャパシタ203を省略しても上記と同様の動作が可能である。

【0022】アクティブマトリクス駆動による発光制御を行うための表示パネルの単位画素に対応する回路はこのように構成され、画素が駆動された場合に当該画素の発光が維持される。また、各画素の輝度階調は、ゲートGにかかる電圧の振幅変調によって行われる。即ち、FET202は、ゲートGにかかる電圧によってソースS・ドレインDを流れる電流量が変化するため、有機EL表示装置の各部分が、供給される映像信号に応じて、ゲートGにかかる電圧の大きさを調整することにより、有機EL素子205に流れる電流量つまり素子の瞬時輝度を調整することができる。

【0023】

【発明が解決しようとする課題】ところが、上述したような振幅変調によって輝度階調を行う表示パネルにおいては、ゲートGにかかる電圧値とソースS・ドレインD間を流れる電流値が非線形の関係にあるため、所望の瞬時輝度を得るための輝度調整が難しいという問題がある。

【0024】つまり、ゲートGにかかる電圧値を2倍にしても、ソースS・ドレインD間を流れる電流値は2倍にはならない（即ち、素子の瞬時輝度は2倍にならない）関係にあるため、所望の瞬時輝度を得るためには、トランジスタの電圧-電流特性を把握した上で、ゲートGにかかる電圧値を高精度で制御する必要があった。

【0025】本発明は上述の問題点に鑑みなされたものであり、簡単な構造で容易にしかも映像信号に応じて正確に輝度階調の表現（表示制御）を行なうことができる画像表示装置を提供することを目的とする。

【0026】

【課題を解決するための手段】請求項1記載の発明は、複数の画素がマトリクス状に配列されるEL素子を用いた画像表示装置であって、画素の各々は、駆動電極からの駆動電流が供給されるEL素子と、EL素子に直列に接続され、ゲートに電荷が保持される場合にEL素子を通電可能とするドライブ用トランジスタと、EL素子の発光するか否かを決定すると共に発光する場合はトランジスタのゲートに電荷を供給する発光決定手段とを備えて構成され、全ての画素の発光又は非発光を決定するアドレス期間においては駆動電極からの電流が全ての画素に供給されないようにすると共に、アドレス期間終了後には駆動電極からの電流を画素に供給させるようにしたことを特徴とする。

【0027】また、請求項2記載の発明は、複数の画素がマトリクス状に配列されるEL素子を用いた画像表示

装置であって、画素の各々は、駆動電極からの駆動電流が供給されるEL素子と、EL素子に直列に接続され、ゲートに電荷が保持される場合にEL素子を通電可能とするドライブ用トランジスタと、EL素子の発光するか否かを決定すると共に発光する場合はトランジスタのゲートに電荷を供給する発光決定手段と、全ての画素の発光又は非発光を決定するアドレス期間においては駆動電極からの電流が全ての画素に供給されないようにすると共に、アドレス期間終了後には駆動電極からの電流を画素に供給させるスイッチ手段とから構成されることを特徴とする。

【0028】また、請求項3記載の発明は、請求項1又は2に記載の画像表示装置において、画素の全てにおいて、発光決定手段がドライブ用のトランジスタのゲートに供給する電位は同一電位であることを特徴とする。

【0029】また、請求項4記載の発明は、請求項1乃至3に記載の画像表示装置において、発光決定手段は、アドレス選択用のトランジスタからなるものであり、そのソースがデータ電極線に接続され、ゲートがアドレスデータ電極線に接続され、ドレインがドライブ用のトランジスタに接続されることを特徴とする。

【0030】また、請求項5記載の発明は、請求項1乃至4に記載の画像表示装置において、ドライブ用のトランジスタのゲートには電荷保持用のコンデンサが接続されていることを特徴とする。

【0031】また、請求項6記載の発明は、請求項1乃至5に記載の画像表示装置において、スイッチ手段は、駆動電極とドライブ用のトランジスタの間に設けられるものであることを特徴とする。

【0032】また、請求項7記載の発明は、請求項1乃至6に記載の画像表示装置において、画像表示装置は、サブフィールド2ⁿ階調法による輝度階調を表現することを特徴とする。

【0033】また、請求項8記載の発明は、請求項1乃至7に記載の画像表示装置において、EL素子は、有機化合物からなる発光層を有することを特徴とする。

【0034】

【作用】本発明は以上のように構成したので、発光表示装置は、複数の画素がマトリクス状に配列される各EL素子に直列に接続された各トランジスタのゲートに電荷が保持される場合に、各EL素子に電流が流れるように制御し、EL素子を発光させる場合は、発光決定手段が、対応するトランジスタのゲートに電荷を供給し、複数の画素の全ての発光又は非発光を決定するアドレス期間においては、駆動電極と複数の画素との全ての接続を断すると共に、アドレス期間終了後に駆動電極と複数の画素とを接続するアクティブマトリクス駆動制御を行なうようにしたので、各画素においてEL素子の瞬時輝度をそれぞれ一定にできると共に、2ⁿサブフィールド法等の発光時間の長さに基づいた輝度調整が可能である

ため、輝度階調の表示を正確に行うことができる。

【0035】

【発明の実施の形態】次に、本発明に好適な実施形態について図面をもとに説明する。本実施形態における発光表示装置は、表示パネルの各画素に有機EL素子を用いるものとし、各画素は、2ⁿ サブフィールド法に基く発光制御により輝度階調されるものとする。図1は、本発明における有機EL表示装置の主要構成を示すブロック図である。同図において、1はA/D変換器、2は列アドレスカウンタ、3は行アドレスカウンタ、4はフレームメモリ、5はマルチプレクサ、6はコントローラ、7は行ドライバ、8は列ドライバ、9は表示パネルを示す。

【0036】A/D変換回路1は、アナログ映像信号入力を受けてデジタル映像信号データに変換する。変換されたデジタル映像信号はA/D変換回路1からフレームメモリ4へ供給され1フレーム単位のデジタル映像信号データが一旦フレームメモリ4に記憶される。

【0037】一方、コントローラ6は、相異なる発光時間をパラメータとする複数（ここでは8つ）のサブフィールドによって、上記フレームメモリ4に記憶されたデジタル映像信号データを、列アドレスカウンタ2及び行アドレスカウンタ3を用いて制御することにより、複数（ここでは8つ）の階調表示データに変換し、それぞれ表示パネル9の画素のアドレスに対応する発光・非発光データと共に順次マルチプレクサ5に供給する。

【0038】また、コントローラ6は、マルチプレクサ5に供給された発光・非発光データの中から各サブフィールドに対応する列データを第1行目から順次画素の配列順にドライバ8が有するデータラッチ回路に保持させるように制御する。

【0039】コントローラ6は、データラッチ回路によって順次保持された各サブフィールド毎の列データを、1行単位で表示パネル9に供給すると共に、行ドライバ7によって対応する行が有する画素列において同時に発光させる。この動作は、1フレームのデータ単位で、第1サブフィールドから第8サブフィールドまでのそれぞれの列データに関して行われる（ここでは8回行われる）ので、表示パネル9の各画素は、供給される各サブフィールドに対応する累積発光時間だけ発光し、1フレーム分の発光表示を階調表示によって行うことができる。

【0040】なお、本実施形態に用いられる8つのサブフィールド（第1サブフィールド～第8サブフィールド）のデータは、所定の高さを有するパルスデータのパルス幅を2ⁿ サブフィールド法に基く8種類の幅に設定している。即ち、第1サブフィールドから第8サブフィールドまでのデータが有するパルス幅の比率を第1サブフィールドから順に、それぞれ1/2、1/4、1/8、1/16、1/32、1/64、1/256、と設

定することで、256通りの輝度階調表示に対応させている。

【0041】本発明における有機EL表示装置は、このように構成され、入力されるアナログ映像信号に対し、各サブフィールド毎に表示パネルの画面全体のアドレス走査による全面同時発光を繰り返すことにより、フレーム単位の発光表示を階調表示によって行う。

【0042】次に、表示パネル9が有する1画素周辺の構成について説明する。図2は、図1における表示パネル9の1画素に対応する回路構成の一例を示した図である。また、図2に示す回路構成は、先に述べた図9に示す各回路構成に加えて切替スイッチ10を有機EL素子205の陽極側に設けて、電源V_{oc}とアース端子との切替接続が可能のように構成される。

【0043】また、有機EL素子205は表示パネル9の各画素に対応して複数設けられているが、図2に示すように、各画素に対応する有機EL素子205の陽極は、互いに電気的に接続された共通電極を構成している。表示パネル9の1画素に対応する回路は以上のように構成され、このような回路が行及び列に対応して複数配列して表示パネル9を構成する。

【0044】次に、コントローラ6が、フレームメモリ4に記憶されたデジタル映像信号データに基づいて表示パネル9を階調表示による発光制御動作について詳述する。まず、コントローラ6は、デジタル映像信号データがフレームメモリ4に供給されると、1フレーム分のデジタル映像信号データをフレームメモリ4に書き込む。

【0045】次に、コントローラ6は、マルチプレクサ5に対し第1サブフィールド（1/2）のデータを出力する旨の指令を出す。次に、コントローラ6は、行アドレスカウンタ3に対して第1行を指定する旨の指令を出すと共に、列アドレスカウンタ2に対して第1列を指定する旨の指令を出す。

【0046】このことにより、指定されたアドレス（第1行、第1列）の1フレーム分のデジタル映像信号データが8つの階調表示データに変換され、表示パネル9の画素のアドレスに対応する発光・非発光データを含んだデータとして順次マルチプレクサ5に供給される。

【0047】次に、コントローラ6は、マルチプレクサ5に供給された上記指定されたアドレス（第1行、第1列）のデータの中から第1サブフィールドのデータを列ドライバ8に出力する。列ドライバ8では、列ドライバ8が有するデータラッチ回路によってこのデータを保持する。

【0048】次に、コントローラ6は、列アドレスカウンタ2に対して列を1つ更新する指令を出す。即ち、列アドレスカウンタ2に対して第2列を指定する旨の指令を出す。このことにより、アドレス（第1行、第2列）が指定され、先に述べたアドレス（第1行、第1列）が指定された場合と同様の動作を繰り返す。

【0049】このようにして、コントローラ6は、第1行の各列に対し順次同様の動作を繰り返すことにより、第1行の全ての列のデータを列ドライバ8が有するデータラッチ回路の保持させる。

【0050】次に、コントローラ6は、行アドレスカウンタ3を第2行に指定する旨の指令を出すと共に、列アドレスカウンタ2を第1列に指定する旨の指令を出して先に述べた第1行の場合と同様に第2行のデータラッチを行うように制御する。

【0051】またこの動作と同時に、コントローラ6は、列ドライバ8及び行ドライバ7を駆動して、各画素に設けられた回路(図2参照)を後述する手順により動作させ、既に列ドライバ8のデータラッチ回路に保持されている第1行のデータをそれぞれ対応する各列の画素に書き込ませる。

【0052】次に、コントローラ6は、行アドレスカウンタ3を第3行に指定する旨の指令を出すと共に、列アドレスカウンタ2を第1列に指定する旨の指令を出して先に述べた第1行及び第2行の場合と同様に第3行のデータラッチを行うように制御する。

【0053】またこの動作と同時に、コントローラ6は、列ドライバ8及び行ドライバ7を駆動して、後述する手法により、既に列ドライバ8のデータラッチ回路に保持されている第2行のデータをそれぞれ対応する各列の画素に書き込ませる。

【0054】コントローラ6は、このような動作を全ての行に亘って行うことにより、第1サブフィールドのデータを全ての画素に対応して書き込むことができる。次に、コントローラ6は、各画素の共通電極である有機EL素子205の陽極側に接続される切替スイッチ10を電源V_{cc}側に切替えて表示パネル9の全部の画素を一斉に発光制御する。このことにより、表示パネル9は、第1サブフィールドのデータに対応した発光がなされる。

【0055】次に、マルチプレクサ5に対し第2サブフィールド(1/4)のデータを出力する旨の指令を出す。以下、コントローラ6は、先に述べた第1サブフィールドの場合と同様の動作を繰り返し、第2サブフィールドのデータに対応した発光がなされる。

【0056】このようにして、第1サブフィールドから第8サブフィールド(1/256)までに対応した発光がなされ、第8サブフィールドの発光が終了した時点で1フレームの駆動が完了する。その後、コントローラ6は、フレームメモリ4に記憶されるデータを次のフレームに対応するデータに書き替えて、次のフレームの発光制御を行う。

【0057】次に、コントローラ6が、列ドライバ8及び行ドライバ7を駆動して、各画素に第1サブフィールドから第8サブフィールドまでの各データを順次書き込んで発光させるために、各画素に設けられた回路(図2

参照)を駆動させる動作手順を説明する。

【0058】図2において、コントローラ6は、切替スイッチ10をアース端子側に切替えて、各画素に対応する有機EL素子205の陽極側である共通電極を接地させて、各有機EL素子205が発光しないようにする。

【0059】次に、コントローラ6は、全ての画素の発光又は非発光を決定するアドレス期間の第1行に対応する所定期間内において、先ず行ドライバ7によって第1行のアドレス走査電極線を走査し、次に列ドライバ8のデータラッチ回路に保持された第1サブフィールドのデータをデータ電極線を通じて第1行の各列の画素に対応して入力する。

【0060】ここで、アドレス走査電極線は走査が行われていない場合には、Lの期間となり前回のON、OFFの状態を保持しているが、走査が行われる場合には、アドレス走査電極線がHの期間となり、データ電極線に入力されるデータに応じて電荷がキャパシタ203に溜まり、電圧Vが保持される。

【0061】従って、第1行のアドレス走査電極線が走査され、データが入力された場合には、第1行の各列に対応する各キャパシタ203は、入力されるデータの電位に応じた電荷が溜まることになる。なお、データ電極線の電位が0V(接地)の場合には、キャパシタ203には電荷が溜まらず、対応する画素はOFFとなる。

【0062】このことにより、列ドライバ8のデータラッチ回路に保持された第1サブフィールドのデータがデータ電極線を通じて第1行の各列の画素に対応して入力される。このデータにより、発光させるべき画素に対しては対応するFET201のゲートGにオン電圧が加わり、発光させない画素に対しては対応するFET201のゲートGにオフ電圧が加わる。

【0063】次に、コントローラ6は、第2行の走査を行い、上述した第1行の場合と同様に第2行の各列に対応する画素に対する第1サブフィールドのデータをデータ電極線を通じて入力する。このようにして、コントローラ6が全行についての走査が終了すると、発光させるべき画素に対しては、そのFET202に直列に接続されたキャパシタ203に電荷が溜まり、FET202のゲート電位がVとなる。また、発光しない画素に対しては、FET202のゲート電位が0となる。

【0064】この状態で、コントローラ6は、切替スイッチ10を電源V_{cc}側に切替えることにより、各画素の有機EL素子205に共通な陽極である共通電極に、電圧(V_{cc})を第1サブフィールドのデータに対応する時間だけ印加する。このことにより、各画素の有機EL素子205には一斉に電圧(V_{cc})が加わることとなるが、この場合に、FET202のゲート電位がVとなる有機EL素子には、第1サブフィールドのデータに対応する時間だけ電流が流れて発光するが、FET202のゲート電位が0となる有機EL素子には、電流が流

れず、従って発光しない。

【0065】次に、コントローラ6は、アドレス期間の第2行に対応する所定期間内において、上述した第1行に対応する所定期間内における制御動作と同様、各行各列の画素に対し、第2サブフィールドのデータに対応した発光制御を行う。

【0066】図3は、コントローラ6が上記各サブフィールド毎に行う発光制御のタイミングを示す図である。

【0067】このようにして、コントローラ6は、各行各列の画素に対し、1つのアドレス期間終了から次のアドレス期間開始までの発光期間において、順次第1サブフィールドのデータから第8サブフィールドのデータまでに対応して発光を繰り返すように制御することにより、図4に示すように、デジタル映像信号データの1フレーム毎に、各画素を256通りの累積発光時間でそれぞれ発光させることができ、表示パネル9を256通りの輝度階調表示によって発光させる。

【0068】なお、本実施形態においては、各画素に対応するFET202のゲートに直列に電荷保持用のキャパシタ203を設けるようにしたが、FET202自体が容量性を有するのでFET202に電荷を保持させるようにしても良い。

【0069】また、切替スイッチ10は、FET202のドレイン側に設けてもよく、この場合、切替スイッチ10は、電源V_{cc}と同電位の端子もしくはアース端子のいずれか一方に対し接続可能とされるものである。そして、アドレス期間のときは切替スイッチ10を電源V_{cc}と同電位の端子に接続し、発光期間のときは切替スイッチ10をアース端子に接続する。また、FET201、202は、一般的な3端子トランジスタであれば利用可能である。

【0070】また、本実施形態においては、表示パネルの発光素子に有機EL素子を用いて説明したが、発光素子はこれに限らず、電流を流すことにより自発光を行うEL素子であれば良い。

【0071】

【発明の効果】本発明は以上のように構成したため、発光表示装置は、複数の画素がマトリクス状に配列される各EL素子に直列に接続された各トランジスタのゲートに電荷が保持される場合に、各EL素子に電流が流れるように制御し、EL素子を発光させる場合は、発光決定手段が、対応するトランジスタのゲートに電荷を供給し、複数の画素の全ての発光又は非発光を決定するアド

レス期間においては、駆動電極と複数の画素との全ての接続を断とすると共に、アドレス期間終了後に駆動電極と複数の画素とを接続するアクティブマトリクス駆動制御を行なうようにしたので、各画素においてEL素子の瞬時輝度をそれぞれ一定にできると共に、2ⁿサブフィールド法等の発光時間の長さに基づいた輝度調整が可能であるため、輝度階調の表示を正確に行うことができる。

【図面の簡単な説明】

【図1】本発明における有機EL表示装置の主要構成を示すブロック図である。

【図2】図1における表示パネルの1画素に対応する回路構成の一例を示した図である。

【図3】コントローラが上記各サブフィールド毎に行う発光制御のタイミングを示す図である。

【図4】デジタル映像信号データの1フレーム期間における発光タイミングを示す図である。

【図5】有機EL素子の概略構成を示す図である。

【図6】有機EL素子を等価的に表した電気回路図である。

【図7】有機EL素子の単純マトリクス駆動方式を示す図である。

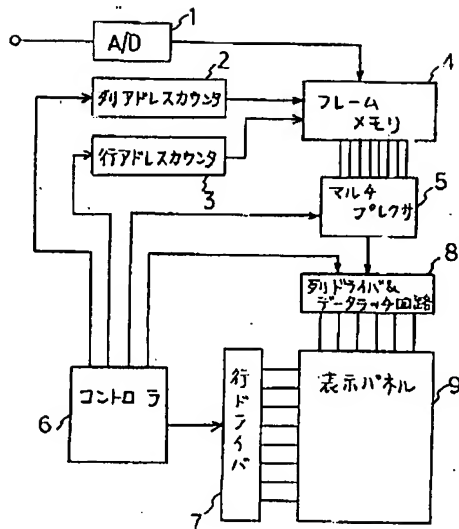
【図8】単純マトリクス駆動方式を用いた有機EL表示装置の構成を示すブロック図である。

【図9】アクティブマトリクス駆動による発光制御を行うための表示パネルの単位画素に対応する回路構成の一例を示した図である。

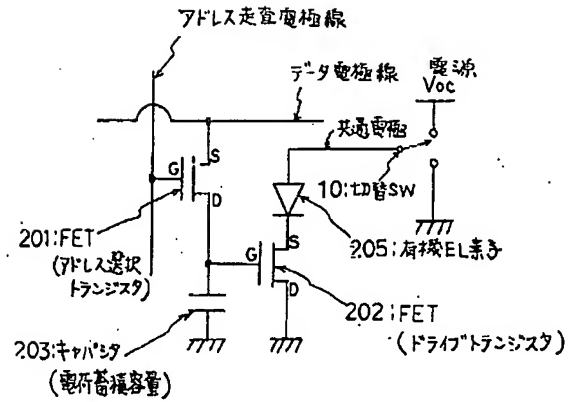
【符号の説明】

- 1・・・A/D変換器
- 2・・・列アドレスカウンタ
- 3・・・行アドレスカウンタ
- 4・・・フレームメモリ
- 5・・・マルチプレクサ
- 6・・・コントローラ
- 7・・・行ドライバ
- 8・・・列ドライバ
- 9・・・表示パネル
- 10・・・切替スイッチ
- 201・・・FET
- 202・・・FET
- 203・・・キャパシタ
- 205・・・有機EL素子

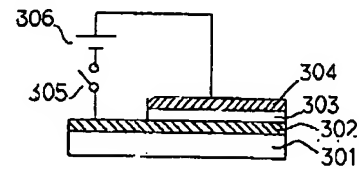
【図1】



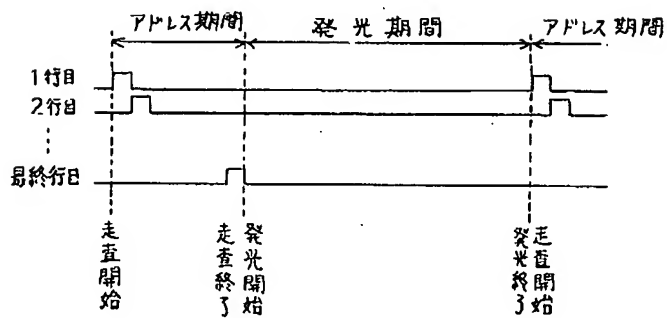
【図2】



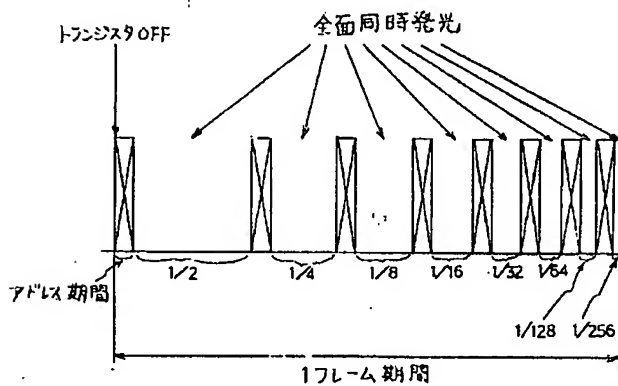
【図5】



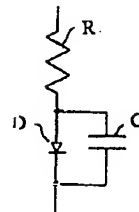
【図3】



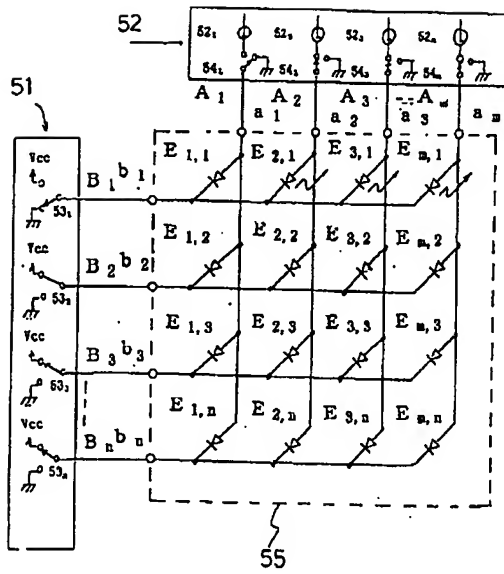
【図4】



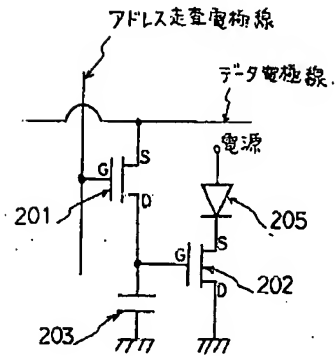
【图6】



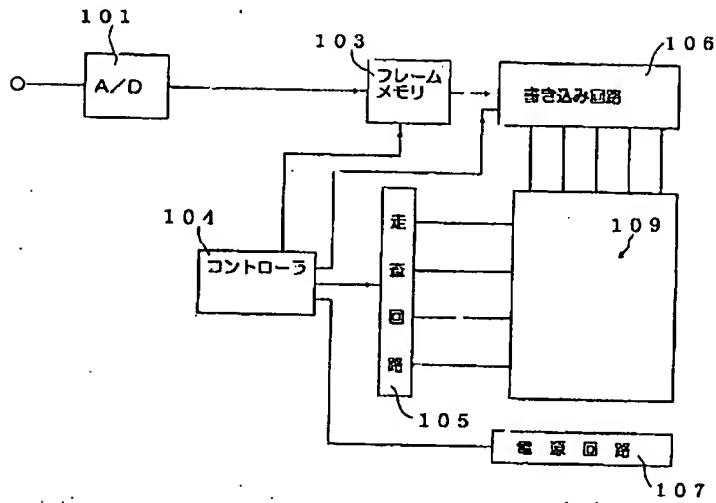
【図7】



【図9】



【図8】



* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Two or more pixels are the image display devices using the EL element arranged in the shape of a matrix. Each of said pixel The EL element to which the actuation current from an actuation electrode is supplied, and the transistor for a drive whose energization of said EL element is enabled when it connects with said EL element at a serial and a charge is held at the gate, Have a luminescence decision means to supply a charge to the gate of said transistor when emitting light, while determining whether said EL element emits light, and it is constituted. While the current from said actuation electrode is made not to be supplied to said all pixels in the address period which determines nonluminescent [of said all pixels / luminescence or nonluminescent] The image display device characterized by making it make said pixel supply the current from said actuation electrode after said address period termination.

[Claim 2] Two or more pixels are the image display devices using the EL element arranged in the shape of a matrix. Each of said pixel The EL element to which the actuation current from an actuation electrode is supplied, and the transistor for a drive whose energization of said EL element is enabled when it connects with said EL element at a serial and a charge is held at the gate, A luminescence decision means to supply a charge to the gate of said transistor when emitting light, while determining whether said EL element emits light, While the current from said actuation electrode is made not to be supplied to said all pixels in the address period which determines nonluminescent [of said all pixels / luminescence or nonluminescent] The image display device characterized by consisting of switching means to which said pixel is made to supply the current from said actuation electrode after said address period termination.

[Claim 3] The potential which said luminescence decision means supplies to the gate of the transistor for said drive in said all pixels is an image display device according to claim 1 or 2 characterized by being the same potential.

[Claim 4] Said luminescence decision means is an image display device according to claim 1 to 3 characterized by consisting of a transistor for address selections and the source being connected to a data electrode line, and connecting the gate to an address-data electrode line, and connecting with the transistor for said drive in a drain.

[Claim 5] The image display device according to claim 1 to 4 characterized by connecting the capacitor for charge maintenance to the gate of the transistor for said drive.

[Claim 6] Said switching means is an image display device according to claim 1 to 5 characterized by being what prepared between an actuation electrode and the transistor for said drive.

[Claim 7] Said image display device is subfield 2n. Image display device according to claim 1 to 6 characterized by expressing the brightness gradation by the gradation method.

[Claim 8] Said EL element is an image display device according to claim 1 to 7 characterized by having the luminous layer which consists of an organic compound.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the display which used electroluminescent elements (EL element), such as an organic electroluminescent element (an organic EL device is called hereafter).

[0002]

[Description of the Prior Art] Conventionally, the organic EL device which makes a current pass and emit light to the fluorescent substance formed on the glass plate or the transparent organic film is known. The outline configuration of this organic EL device is shown in drawing 5 . In drawing 5 , the transparent electrode 302 is formed in the top face of a glass substrate 301, and the luminous layer 303 is formed in the top face of this transparent electrode 302. Furthermore, the metal electrode 304 is formed in the top face of this luminous layer 303.

[0003] Drawing 6 is the electrical diagram which expressed the organic EL device equivalent. Generally it is thought that an organic EL device is a capacitive light emitting device with which it is expressed equivalent by the circuit resistance component R, the capacity component C, and the luminescence component D as it is shown in drawing 6 .

[0004] Therefore, by the switch 305 shown in drawing 5 , first, the charge equivalent to the electric capacity of a component will flow into an electrode as the displacement current, and an organic EL device will be accumulated, if the luminescence driver voltage 306 is impressed between a transparent electrode 302 and a metal electrode 304. Then, if a fixed electrical potential difference (barrier voltage) is exceeded, a current will begin to flow from an electrode to an organic layer, and luminescence will start in proportion to this current.

[0005] Furthermore, the example of the display using two or more organic EL devices is explained, referring to drawing 7 . Such an indicating equipment consists of a cathode-rays scanning circuit 51, an anode-rays drive circuit 52, and a display panel 55, as shown in drawing 7 . The cathode-rays scanning circuit 51 and a display panel 55 are connection terminal b1 -bn which constitutes a connection. It is connection terminal a1 -am which is minded and connected, and the anode-rays drive circuit 52 and a display panel 55 are the same, and constitutes a connection. It minds and connects.

[0006] It is called a passive-matrix actuation method and the actuation approach of drawing 7 is anode-rays A1 -Am. Cathode-rays B1 -Bn It arranges in the shape of a matrix (grid). It is an organic EL device E1, 1 -Em, and n to each intersection location of anode rays and cathode rays arranged in the shape of [this] a matrix. While connecting, making sequential selection and scanning either these anode rays or cathode rays with a fixed time interval It synchronizes with this scan and is 521-52m of driving source slack current sources about the line of another side. It is made to make the organic EL device of the intersection location of arbitration emit light by driving.

[0007] although there are two approaches, a cathode-rays scan and an anode-rays drive, and an anode-rays scan and a cathode-rays drive, in the method of driving an organic EL device -- drawing 7 -- the case of a cathode-rays scan and an anode-rays drive -- being shown -- **** -- cathode-rays B1 -Bn while connecting the cathode-rays scanning circuit 51 -- anode-rays A1 -Am 521-52m of current sources

from -- the becoming anode-rays drive circuit 52 is connected. The cathode-rays scanning circuit 51 is 531-53n of switches. By scanning with the switch to the grounding terminal side one by one with the fixed time interval, it is cathode-rays B1 -Bn. It receives and ground potential (0V) is given one by one. [0008] Moreover, the anode-rays drive circuit 52 synchronizes with the switch scan of said cathode-rays scanning circuit 51, and is 541-54m of switches. It is anode-rays A1 -Am by carrying out on-off control. 521-52m of current sources It connects and an actuation current is supplied to the organic EL device of a desired intersection location.

[0009] for example, an organic EL device E2 and 1 -E -- 3 and 1 If the case where light is made to emit is taken for an example, as shown in drawing 7 Switch 531 of the cathode-rays scanning circuit 51 It is switched to a ground side. The 1st cathode rays B1 When ground potential is given, it is the switch 542 of the anode-rays drive circuit 52. 543 They are a switch and anode rays A2 to a current source side. A3 Current source 522 523 What is necessary is just to connect. While making the organic EL device of the location of arbitration emit light by repeating such a scan and a drive at high speed, it controls as each organic EL device is emitting light simultaneously.

[0010] cathode rays B1 under scan Other cathode-rays B-2 -Bn(s) of an except **** -- incorrect luminescence is prevented by impressing supply voltage and the reverse bias electrical potential difference Vcc of same electric potential. In addition, at drawing 7 , it is 521-52m of current sources as a driving source. Although used, even if it uses a voltage source, it is realizable similarly.

[0011] Drawing 8 is the block diagram showing the configuration of the organic electroluminescence indicating equipment using the organic EL device of a configuration of having mentioned above. this drawing -- setting -- 101 -- an A/D-conversion circuit and 103 -- in a frame memory and 104, a write-in circuit and 107 show a power circuit, and, as for a controller and 105, 109 shows a display panel, as for a scanning circuit and 106.

[0012] The A/D-conversion circuit 101 is changed into digital video-signal data in response to an analog video-signal input. The changed digital video signal is supplied to a frame memory 103 from the A/D-conversion circuit 101, is written in by control of a controller 104 and is accumulated. A controller 104 controls each circuit to the power circuit 107 besides a frame memory 103 synchronizing with the horizontal and Vertical Synchronizing signal of an input video signal.

[0013] By the controller 104, reading appearance of the digital video-signal data stored in the frame memory 103 is carried out, and they are sent to the write-in circuit 106. Moreover, by [which write in and controls a circuit 106 and a scanning circuit 105 sequentially by the controller 104] having connected with each line and train of a display panel, luminescence of the organic EL device of the display panel 109 corresponding to the image accumulated in the frame memory is controlled, and desired image display is obtained. A power circuit 107 supplies the power source to all the organic EL devices of a display panel 109.

[0014] Although an organic electroluminescence display is constituted in this way, when line sequential actuation of passive-matrix actuation which was mentioned above using this organic electroluminescence display is performed, there is a problem that power consumption increases for the increment in wiring resistance or reservation of instant brightness. For this reason, it is desirable to carry out luminescence control of the organic EL device corresponding to each pixel by active-matrix actuation in an organic electroluminescence indicating equipment.

[0015] On the other hand, with the organic electroluminescence indicating equipment, since an organic EL device does not have the memory nature which maintains luminescence, the circuitry of it is carried out and it is maintaining luminescence at the time of actuation of each pixel so that memory nature may be given using TFT(s) (thin film transistor), such as FET.

[0016] Drawing 9 is drawing having shown an example of the circuitry corresponding to the unit pixel of the display panel for performing luminescence control by the above-mentioned active-matrix actuation. In this drawing, the gate G of FET (Field Effect Transistor)201 (transistor for address selections) forms the address scan electrode line by which the scan signal which scans the line from a scanning circuit 105 is supplied, and, on the other hand, the source S of FET201 forms the data electrode line by which the signal corresponding to the data of the frame memory 103 from the write-in circuit

106 is supplied.

[0017] It connects with the gate G of FET202 (transistor for a drive), and the drain D of FET201 is grounded through the capacitor (capacitor) 203. The source S of FET202 is grounded, it connects with the cathode of an organic EL device 205, and Drain D is connected to the power source through the anode plate of an organic EL device 205. In addition, the anode plate which the organic EL device 205 of each pixel has forms a common electrode, and is connected to the power source which this common electrode mentioned above.

[0018] Next, the luminescence control action of the unit pixel of the display panel with which such a circuit was constituted by the line and the train by arranging more than one is described. First, if ON state voltage is supplied to the gate G of FET201 in drawing 9, FET201 will pass the current corresponding to the electrical potential difference of the data supplied to Source S from Source S to Drain D.

[0019] FET201 becomes that the gate G of FET201 is OFF state voltage with the so-called cut-off, and the drain D of FET201 will be in an opening condition. Therefore, the current based on the electrical potential difference to which a capacitor 203 is charged with the current based on the electrical potential difference of Source S at the period of ON state voltage, the electrical potential difference is supplied to the gate G of FET202, and the gate G of FET201 requires FET202 for the drain D with which it is supplied through an organic EL device 205 from the gate voltage and power source flows from Drain D to Source S through an organic EL device 205, and an organic EL device 205 is made to emit light.

[0020] If the gate G of FET201 becomes OFF state voltage, FET201 will be in an opening condition, the electrical potential difference of Gate G will be held with the charge accumulated in the capacitor 203, FET202 will maintain a current till the next scan, and luminescence of an organic EL device 205 will also be maintained.

[0021] In addition, since a gate input capacitance exists between the gate G of FET202, and Source S, even if it omits a capacitor 203, the same actuation as the above is possible.

[0022] The circuit corresponding to the unit pixel of the display panel for performing luminescence control by active-matrix actuation is constituted in this way, and when a pixel drives, luminescence of the pixel concerned is maintained. Moreover, brightness gradation of each pixel is performed by the amplitude modulation of the electrical potential difference concerning Gate G. That is, since the amount of currents which flows source S and Drain D with the electrical potential difference concerning Gate G changes, FET202 can adjust the amount of currents, i.e., the instant brightness of a component, which flows to an organic EL device 205 by adjusting the magnitude of the electrical potential difference which requires each part of an organic electroluminescence display for Gate G according to the video signal supplied.

[0023]

[Problem(s) to be Solved by the Invention] However, since the electrical-potential-difference value applied to Gate G in the display panel which performs brightness gradation by amplitude modulation which was mentioned above, and the current value which flows between source S and Drain D have a nonlinear relation, there is a problem that the brilliance control for obtaining desired instant brightness is difficult.

[0024] That is, the current value which flows between source S and Drain D as for twice in the electrical-potential-difference value concerning Gate G needed to control the electrical-potential-difference value concerning Gate G by high degree of accuracy, when the voltage-current property of a transistor had been grasped in order to obtain desired instant brightness since it has an unrelated relation (that is, the instant brightness of a component does not double).

[0025] This invention is made in view of an above-mentioned trouble, and it aims at offering the image display device which can moreover express brightness gradation to accuracy according to a video signal easily with easy structure (display control).

[0026]

[Means for Solving the Problem] Invention according to claim 1 is an image display device using the EL element by which two or more pixels are arranged in the shape of a matrix. Each of a pixel The EL

element to which the actuation current from an actuation electrode is supplied, and the transistor for a drive whose energization of an EL element is enabled when it connects with an EL element at a serial and a charge is held at the gate, Have a luminescence decision means to supply a charge to the gate of a transistor when emitting light, while determining whether an EL element emits light, and it is constituted. While the current from an actuation electrode is made not to be supplied to all pixels in the address period which determines nonluminescent [of all pixels / luminescence or nonluminescent], after address period termination, it is characterized by making it make a pixel supply the current from an actuation electrode.

[0027] Invention according to claim 2 is an image display device using the EL element by which two or more pixels are arranged in the shape of a matrix. Moreover, each of a pixel The EL element to which the actuation current from an actuation electrode is supplied, and the transistor for a drive whose energization of an EL element is enabled when it connects with an EL element at a serial and a charge is held at the gate, A luminescence decision means to supply a charge to the gate of a transistor when emitting light, while determining whether an EL element emits light, While the current from an actuation electrode is made not to be supplied to all pixels in the address period which determines nonluminescent [of all pixels / luminescence or nonluminescent], after address period termination, it is characterized by consisting of switching means to which a pixel is made to supply the current from an actuation electrode.

[0028] Moreover, it is characterized by the potential with which a luminescence decision means supplies invention according to claim 3 to the gate of the transistor for a drive in all the pixels in an image display device according to claim 1 or 2 being the same potential.

[0029] Moreover, invention according to claim 4 is characterized by a luminescence decision means consisting of a transistor for address selections, and the source being connected to a data electrode line, and connecting the gate to an address-data electrode line, and connecting a drain to the transistor for a drive in an image display device according to claim 1 to 3.

[0030] Moreover, invention according to claim 5 is characterized by connecting the capacitor for charge maintenance in an image display device according to claim 1 to 4 at the gate of the transistor for a drive.

[0031] Moreover, invention according to claim 6 is characterized by a switching means being what is prepared between an actuation electrode and the transistor for a drive in an image display device according to claim 1 to 5.

[0032] Moreover, invention according to claim 7 is set to an image display device according to claim 1 to 6, and an image display device is subfield 2n. It is characterized by expressing the brightness gradation by the gradation method.

[0033] Moreover, invention according to claim 8 is characterized by an EL element having the luminous layer which consists of an organic compound in an image display device according to claim 1 to 7.

[0034]

[Function] Since this invention was constituted as mentioned above, a luminescence display When a charge is held at the gate of each transistor connected to each EL element by which two or more pixels are arranged in the shape of a matrix at the serial When controlling so that a current flows to each EL element, and making an EL element emit light In the address period which a luminescence decision means supplies a charge to the gate of a corresponding transistor, and determines nonluminescent [of two or more pixels / all / luminescence or nonluminescent] Since it was made to perform active-matrix actuation control which connects an actuation electrode and two or more pixels after address period termination while making ** all connections between an actuation electrode and two or more pixels It is 2n while the instant brightness of an EL element is made to regularity in each pixel, respectively. Since the brilliance control based on the die length of luminescence time amount, such as the subfield method, is possible, brightness gradation can be displayed on accuracy.

[0035]

[Embodiment of the Invention] Next, the suitable operation gestalt for this invention is explained based on a drawing. The luminescence display in this operation gestalt shall use an organic EL device for each pixel of a display panel, and each pixel is 2n. Brightness gradation shall be carried out by the

luminescence control based on the subfield method. Drawing 1 is the block diagram showing the main configurations of the organic electroluminescence indicating equipment in this invention. this drawing -- setting -- 1 -- an A/D converter and 2 -- a train address counter and 3 -- a line address counter and 4 -- in a frame memory and 5, a line driver and 8 show a train driver and, as for a multiplexer and 6, 9 shows a display panel, as for a controller and 7.

[0036] The A/D-conversion circuit 1 is changed into digital video-signal data in response to an analog video-signal input. The changed digital video signal is supplied to a frame memory 4 from the A/D-conversion circuit 1, and the digital video-signal data of an one-frame unit are once memorized by the frame memory 4.

[0037] On the other hand, by controlling the digital video-signal data memorized by the above-mentioned frame memory 4 using the train address counter 2 and the line address counter 3 by the subfield of plurality (here eight) which makes a parameter luminescence time amount which is different from each other, a controller 6 is changed into the gradation indicative data of plurality (here eight), and is supplied to a multiplexer 5 one by one with luminescence and nonluminescent data corresponding to the address of the pixel of a display panel 9, respectively.

[0038] Moreover, a controller 6 is controlled to make the string data corresponding to each subfield hold to the data latch circuit which a driver 8 has in order of the array of a pixel one by one from the 1st line out of luminescence and nonluminescent data supplied to the multiplexer 5.

[0039] While a controller 6 supplies the string data for every subfield in which sequential maintenance was carried out by the data latch circuit to a display panel 9 per one line, it is made to emit light simultaneously in the pixel train which the line which corresponds by the line driver 7 has. This actuation is the data unit of one frame, it is that which is performed about each string data from the 1st subfield to the 8th subfield (here, carried out 8 times), and only the accumulation luminescence time amount corresponding to each subfield supplied emits light, and each pixel of a display panel 9 can perform the luminescence display for one frame by gradation display.

[0040] In addition, the data of eight subfields (the 1st subfield - the 8th subfield) used for this operation gestalt are 2n about the pulse width of the pulse data which have predetermined height. It is set as eight kinds of width of face based on the subfield method. That is, the ratio of the pulse width which the data from the 1st subfield to the 8th subfield have is made to correspond to 256 kinds of brightness gradation displays sequentially from the 1st subfield by setting up with 1/2, 1/4, 1/8, 1/16, 1/32, 1/64, and 1/256, respectively.

[0041] The organic electroluminescence indicating equipment in this invention is constituted in this way, and performs the luminescence display of a frame unit by gradation display to the analog video signal inputted by repeating whole surface simultaneous luminescence by the address scan of the whole screen of a display panel for every subfield.

[0042] Next, the configuration of the 1-pixel circumference which a display panel 9 has is explained. Drawing 2 is drawing having shown an example of the circuitry corresponding to 1 pixel of the display panel 9 in drawing 1. Moreover, in addition to each circuitry shown in drawing 9 described previously, the circuitry shown in drawing 2 forms a circuit changing switch 10 in the anode plate side of an organic EL device 205, and it is constituted so that the change connection between a power source Voc and a grounding terminal may be possible.

[0043] Moreover, although two or more organic EL devices 205 are formed corresponding to each pixel of a display panel 9, as shown in drawing 2, the anode plate of the organic EL device 205 corresponding to each pixel constitutes the common electrode each other connected electrically. The circuit corresponding to 1 pixel of a display panel 9 is constituted as mentioned above, and such a circuit arranges more than one corresponding to a line and a train, and constitutes a display panel 9.

[0044] Next, a controller 6 explains the luminescence control action according a display panel 9 to a gradation display in full detail based on the digital video-signal data memorized by the frame memory 4. First, a controller 6 will write the digital video-signal data for one frame in a frame memory 4, if digital video-signal data are supplied to a frame memory 4.

[0045] Next, a controller 6 issues the command of the purport which outputs the data of the 1st subfield

(1/2) to a multiplexer 5. Next, a controller 6 issues the command of the purport which specifies the 1st train to the train address counter 2 while issuing the command of the purport which specifies the 1st line to the line address counter 3.

[0046] The digital video-signal data for one frame of the specified address (the 1st line, the 1st train) are changed into eight gradation indicative datas by this, and a multiplexer 5 is supplied one by one as data containing luminescence and nonluminescent data corresponding to the address of the pixel of a display panel 9.

[0047] Next, a controller 6 outputs the data of the 1st subfield to the train driver 8 out of the data of the address (the 1st line, the 1st train) which was supplied to the multiplexer 5 and by which assignment was carried out [above-mentioned]. In the train driver 8, this data is held by the data latch circuit which the train driver 8 has.

[0048] Next, a controller 6 issues the command which updates one train to the train address counter 2. That is, the command of the purport which specifies the 2nd train to the train address counter 2 is issued. The same actuation as the case where the address (the 1st line, the 2nd train) was specified by this, and the address (the 1st line, the 1st train) described previously is specified is repeated.

[0049] Thus, the data latch circuit in which the train driver 8 has data of all the trains of the 1st line makes a controller 6 hold by repeating the same actuation successively to each train of the 1st line.

[0050] Next, a controller 6 is controlled to perform the 2nd-line data latch like the case of the 1st line which issued the command of the purport which specifies the train address counter 2 as the 1st train, and was described previously while issuing the command of the purport which specifies the line address counter 3 as the 2nd line.

[0051] Moreover, a controller 6 drives the train driver 8 and the line driver 7, is operated to this actuation and coincidence with the procedure which mentions later the circuit (refer to drawing 2) prepared at each pixel, and makes the pixel of each train which corresponds, respectively write in them the data of the 1st line already held at the data latch circuit of the train driver 8.

[0052] Next, a controller 6 is controlled to perform the 3rd-line data latch like the case of the 1st line which issued the command of the purport which specifies the train address counter 2 as the 1st train, and was described previously, and the 2nd line while issuing the command of the purport which specifies the line address counter 3 as the 3rd line.

[0053] Moreover, a controller 6 drives the train driver 8 and the line driver 7 to this actuation and coincidence, and makes the pixel of each train which corresponds, respectively write in them the data of the 2nd line already held at the data latch circuit of the train driver 8 by the technique mentioned later.

[0054] A controller 6 can write in the data of the 1st subfield by covering all lines and performing such actuation corresponding to all pixels. Next, a controller 6 changes the circuit changing switch 10 connected to the anode plate side of the organic EL device 205 which is the common electrode of each pixel to a power-source Voc side, and carry out luminescence control of all the pixels of a display panel 9 all at once. Luminescence corresponding to the data of the 1st subfield in a display panel 9 is made by this.

[0055] Next, the command of the purport which outputs the data of the 2nd subfield (1/4) to a multiplexer 5 is issued. Hereafter, a controller 6 repeats the same actuation as the case of the 1st subfield described previously, and luminescence corresponding to the data of the 2nd subfield is made.

[0056] Thus, luminescence which corresponded even to the 8th subfield (1/256) from the 1st subfield is made, and when luminescence of the 8th subfield is completed, actuation of one frame is completed. Then, a controller 6 rewrites the data memorized by the frame memory 4 to the data corresponding to the following frame, and performs luminescence control of the following frame.

[0057] Next, a controller 6 drives the train driver 8 and the line driver 7, and in order to write in each data from the 1st subfield to the 8th subfield one by one and to make it emit light to each pixel, the operations sequence which makes the circuit (refer to drawing 2) established in each pixel drive is explained.

[0058] A controller 6 changes a circuit changing switch 10 to a grounding terminal side, the common electrode which is the anode plate side of the organic EL device 205 corresponding to each pixel is

grounded, and it is made for each organic EL device 205 not to emit light in drawing 2 .

[0059] Next, a controller 6 scans the address scan electrode line of the 1st line by the line driver 7 first within the predetermined period corresponding to the 1st line of an address period which determines nonluminescent [of all pixels / luminescence or nonluminescent], and inputs the data of the 1st subfield held next at the data latch circuit of the train driver 8 through a data electrode line corresponding to the pixel of each train of the 1st line.

[0060] Here, when the scan is not performed, an address scan electrode line serves as a period of L, and holds the last ON and the condition of OFF, but when a scan is performed, an address scan electrode line serves as a period of H, a capacitor 203 is covered with a charge according to the data inputted into a data electrode line, and an electrical potential difference V is held.

[0061] Therefore, when the address scan electrode line of the 1st line is scanned and data are inputted, the charge according to the potential of the data into which each capacitor 203 corresponding to each train of the 1st line is inputted will collect. In addition, when the potential of a data electrode line is 0V (touch-down), the pixel which a capacitor 203 is not covered with a charge but corresponds to it serves as OFF.

[0062] The data of the 1st subfield held at the data latch circuit of the train driver 8 are inputted through a data electrode line by this corresponding to the pixel of each train of the 1st line. OFF state voltage joins the gate G of FET201 where ON state voltage joins the gate G of FET201 which corresponds with this data to the pixel which should be made to emit light, and corresponds to it to the pixel which is not made to emit light.

[0063] Next, a controller 6 inputs the data of the 1st subfield to the pixel corresponding to each train of the 2nd line through a data electrode line like the case of the 1st line which performed the 2nd-line scan and was mentioned above. Thus, the capacitor 203 by which the controller 6 was connected to the FET202 at the serial to the pixel which should be made to emit light after the scan about all lines was completed is covered with a charge, and the gate potential of FET202 is set to V. Moreover, the gate potential of FET202 is set to 0 to the pixel which does not emit light.

[0064] In this condition, as for a controller 6, only the time amount corresponding to the data of the 1st subfield impresses an electrical potential difference (Voc) to the common electrode which is an anode plate common to the organic EL device 205 of each pixel by changing a circuit changing switch 10 to a power-source Voc side. Although a current flows although the organic EL device 205 of each pixel will be joined by electrical potential differences (Voc) all at once, and only the time amount corresponding to the data of the 1st subfield in the organic EL device from which the gate potential of FET202 is set to V in this case emits light by this, a current does not flow to the organic EL device from which the gate potential of FET202 is set to 0, therefore light is not emitted to it.

[0065] Next, a controller 6 performs luminescence control corresponding to the data of the 2nd subfield to the pixel of each row and each column like the control action within the predetermined period corresponding to the 1st line mentioned above within the predetermined period corresponding to the 2nd line of an address period.

[0066] Drawing 3 is drawing showing the timing of the luminescence control which a controller 6 performs for every above-mentioned subfield.

[0067] Thus, a controller 6 is set to the pixel of each row and each column at the luminescence period from one address period termination to the next address period initiation. By controlling to correspond even to the data of the 8th subfield from the data of the 1st subfield one by one, and to repeat luminescence Each pixel can be made to emit light by 256 kinds of accumulation luminescence time amount, respectively, and a display panel 9 is made to emit light by 256 kinds of brightness gradation displays for every frame of digital video-signal data, as shown in drawing 4 .

[0068] In addition, since FET202 the very thing has capacitive, you may make it make a charge hold to FET202 in this operation gestalt, although the capacitor 203 for charge maintenance was formed in the gate of FET202 corresponding to each pixel at the serial.

[0069] Moreover, a circuit changing switch 10 may be formed in the drain side of FET202, and connection of a circuit changing switch 10 is enabled in this case to either the terminal of a power source

Voc and same electric potential, or a grounding terminal. And a circuit changing switch 10 is connected to the terminal of a power source Voc and same electric potential at the time of an address period, and a circuit changing switch 10 is connected to a grounding terminal at the time of a luminescence period. Moreover, if FET 201 and 202 is general 3 terminal transistor, it is available.

[0070] Moreover, in this operation gestalt, although the organic EL device was used and explained to the light emitting device of a display panel, a light emitting device should just be an EL element which performs spontaneous light by passing not only this but a current.

[0071]

[Effect of the Invention] Since this invention was constituted as mentioned above, a luminescence display When a charge is held at the gate of each transistor connected to each EL element by which two or more pixels are arranged in the shape of a matrix at the serial When controlling so that a current flows to each EL element, and making an EL element emit light In the address period which a luminescence decision means supplies a charge to the gate of a corresponding transistor, and determines nonluminescent [of two or more pixels / all / luminescence or nonluminescent] Since it was made to perform active-matrix actuation control which connects an actuation electrode and two or more pixels after address period termination while making ** all connections between an actuation electrode and two or more pixels It is 2n while the instant brightness of an EL element is made to regularity in each pixel, respectively. Since the brilliance control based on the die length of luminescence time amount, such as the subfield method, is possible, brightness gradation can be displayed on accuracy.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the main configurations of the organic electroluminescence indicating equipment in this invention.

[Drawing 2] It is drawing having shown an example of the circuitry corresponding to 1 pixel of the display panel in drawing 1.

[Drawing 3] A controller is drawing showing the timing of the luminescence control performed for every above-mentioned subfield.

[Drawing 4] It is drawing showing the luminescence timing in the one-frame period of digital video-signal data.

[Drawing 5] It is drawing showing the outline configuration of an organic EL device.

[Drawing 6] It is the electrical diagram which expressed the organic EL device equivalent.

[Drawing 7] It is drawing showing the passive-matrix actuation method of an organic EL device.

[Drawing 8] It is the block diagram showing the configuration of the organic electroluminescence indicating equipment using a passive-matrix actuation method.

[Drawing 9] It is drawing having shown an example of the circuitry corresponding to the unit pixel of the display panel for performing luminescence control by active-matrix actuation.

[Description of Notations]

- 1 A/D converter
- 2 Train address counter
- 3 Line address counter
- 4 Frame memory
- 5 Multiplexer
- 6 Controller
- 7 Line driver
- 8 Train driver
- 9 Display panel
- 10 Circuit changing switch
- 201 ... FET
- 202 ... FET
- 203 ... Capacitor
- 205 ... Organic EL device

[Translation done.]

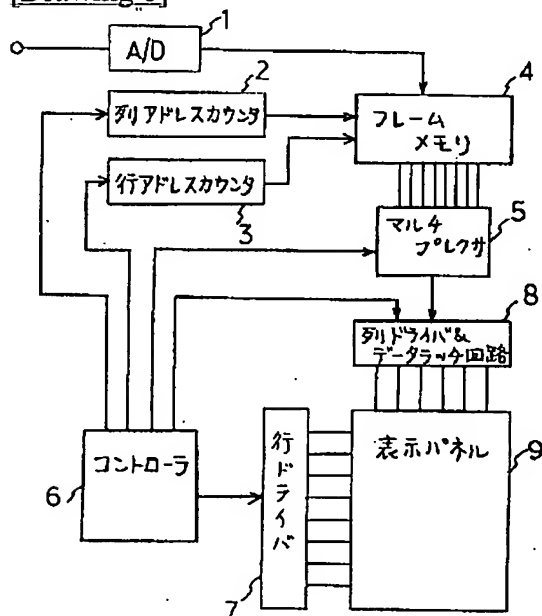
* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

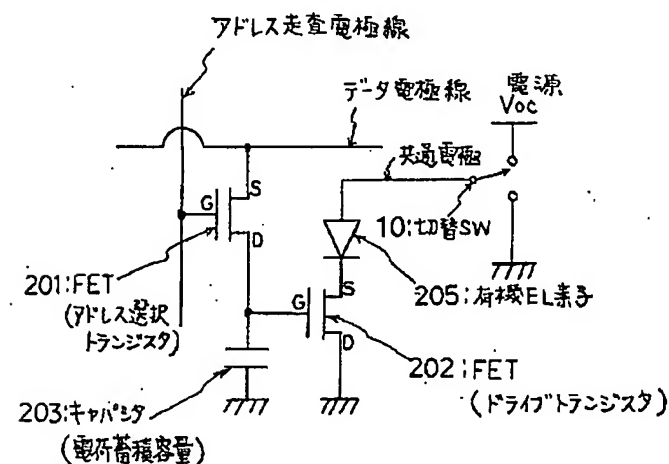
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

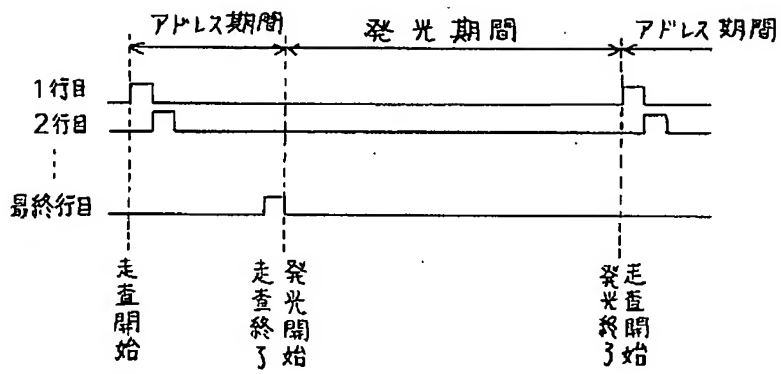
[Drawing 1]



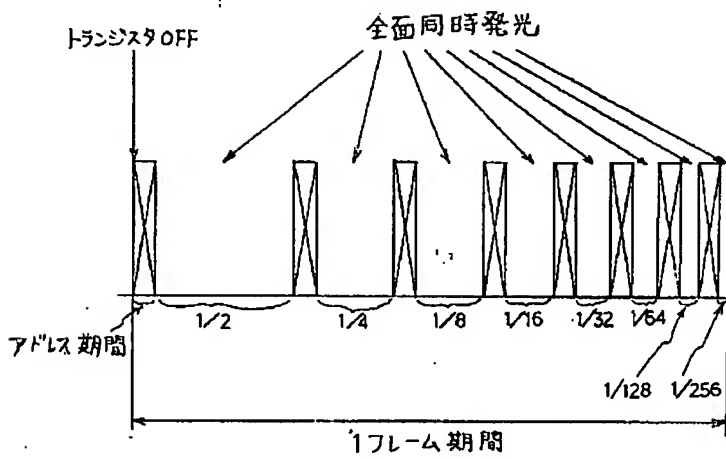
[Drawing 2]



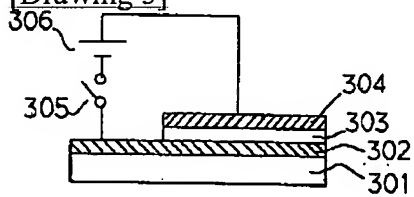
[Drawing 3]



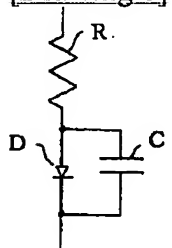
[Drawing 4]



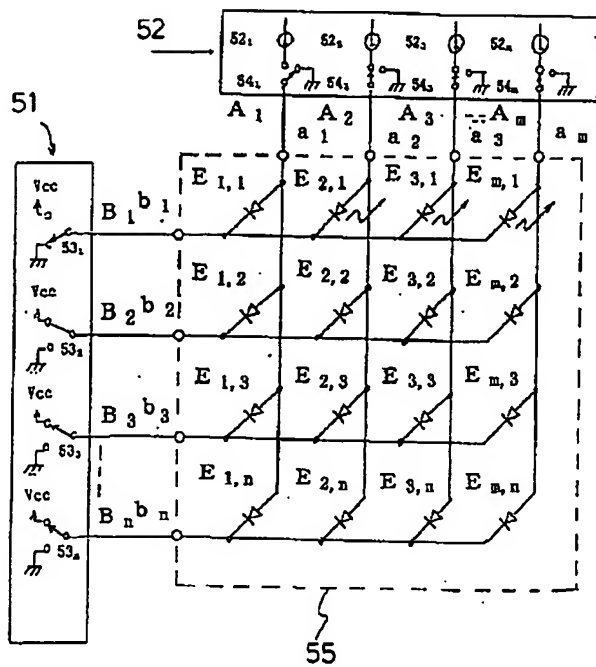
[Drawing 5]



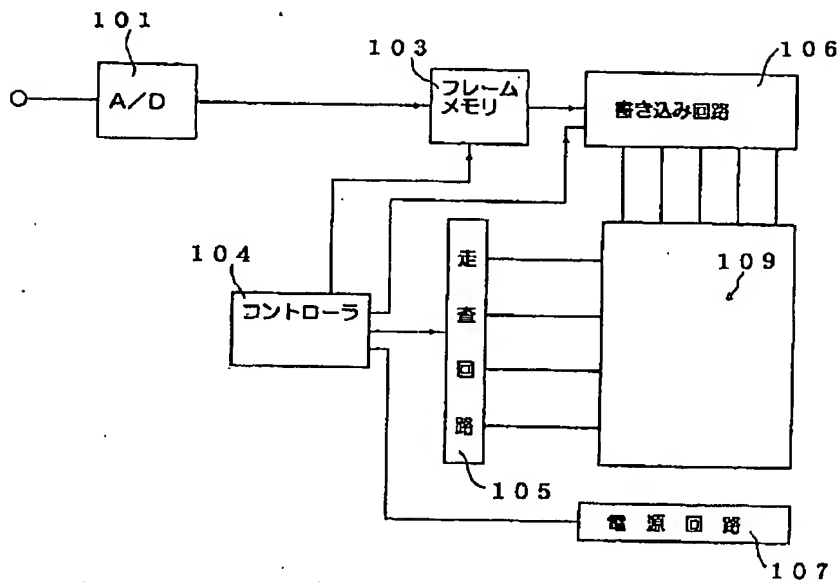
[Drawing 6]



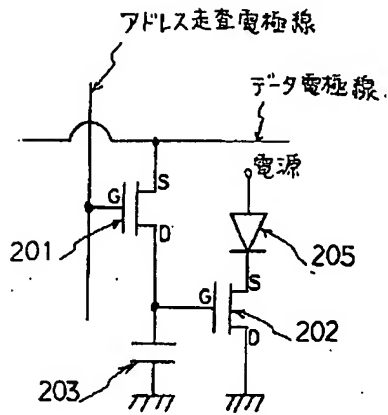
[Drawing 7]



[Drawing 8]



[Drawing 9]



[Translation done.]